

디지털 회로설계 고도화 장비활용 안내서

NO	장비명		용도
	국문	영문	
1	DSP 개발장비	DSP Development Tools	EDU28335를 이용한 타이머 카운트, LCD-key 제어, 외부인터럽트, Serial EPROM, SPI 통신의 DAC Converter, ADC Converter, SCI통신, CAN통신, PWM모듈, QEP모듈, TCP/IP모듈의 주요특징 습득과 예제프로그램을 이용한 학습이 가능
			EDU28335 Base KIT - DSP28335 모듈 장착 - 아날로그 입력: +/-10V(2ch), 3V(11), 가변저항(1), 전류(2) - 아날로그 출력: +/-10V(2ch), 12비트 DAC 사용 - DC모터 드라이버(2조): 24V, 10A, 과전류 보호, 전류 입력(Hall CT) - 로터리 엔코더(2조): 차동 및 오픈컬렉터 대응 - 디지털 입출력: 입력(4), 출력(4) - 통신: LAN, CAN(2), USB, RS232, Debug - 전원: 입력 24V, 생성 +15V, -15V, +12V, +5V - 표시 장치: LCD(16문자 2열), LED(8) - 입력: DIP 스위치(4), 버튼(4) - 제공 : 고급 알루미늄 가방 케이스, 전원장치(24V), RealDSP-UT과 시리얼 케이블, Ethernet케이블
			사용료 3,886원/ 일
수량	10EA		사용문의 박해란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr

NO	장비명		용도
	국문	영문	
2	디지털논리회로실습장비	FPGA Trainig System	디지털시스템 설계의 검증 장비로서 Xilinx Device를 기반으로 수백만 게이트의 대용량 시스템 설계가능 (다양한 시스템 환경을 지원함으로써 장비의 활용성을 높일 수 있음)
			주요 규격 - FPGA 디바이스 유연성과 확장성을 고려하여 알테라와 자이링스 디바이스 교체사용 가능 - ALTERA사의 Cyclone 2 Series와 xilinx사의 Spartan 3 Series - 디바이스 모듈에 FPGA디바이스와 Configuration 디바이스를 같이 두어 모듈 Configuration디바이스에서 한번의 프로그램으로 다음의 전원 이가 시 Configuration ROM에 의한 데모 동작을 할수 있음 - 베이스보드에 있는 50MHz의 오실레이터의 출력을 Clock Control Block을 이용하여 0MHz~50MHz의 16종류 클럭으로 사용 가능 - Xilinx Module : Spartan-3 Series(기본:XC3S1000FG676) - SRAM : 256K X 16 Bit High Speed Static RAM - Flash : 128 Mbit Embedded Oscillator 1ea → 16분주공급, Ext User clock - VGA : 1024 × 768 Resolution 24-Bit True-color VGA port 1EA
			사 용 료 1.744원/일
수량	10EA		사 용 문 의 박혜란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr

NO	장비명		용도
	국문	영문	
3	에스오씨 시스템	SoC System	본 장비는 SoC시스템 설계를 위한 검증장비로서 Xilinx Device를 기반으로 하여 수백만 게이트의 대용량 시스템을 설계할 수 있으며, 다양한 ARM Core를 지원함으로써 센터에서 운영하는 다양한 시스템을 검증할 수 있는 환경을 갖추고 있다. 본 장비는 산업체에서 필요로 하는 다양한 환경을 갖춘 검증장비 운용을 함으로써 시스템 개발 전에 본 장비를 이용한 검증을 통한 시스템 개발을 원활히 지원할 수 있음
			주요 규격 - 전문 SoC IP개발 프로토타입 제품으로 Xilinx Virtex4 기반의 FPGA을 채택하여 수백만~천만게이트 급의 설계를 적용 - ARM사의 SoC 개발 코어 타일 보드와의 호환성을 갖추고 있어서 ARM7, ARM9, ARM11를 사용자 편의에 따라 사용 - SoC IP나 임베디드 소프트웨어 개발에 적합하고 다양성 있는 구성이 가능하도록 제작되어짐 - SoC 설계, 검증, IP검증 및 임베디드 ARM7/9/11 코어 기반의 SoC IP 및 소프트웨어 개발 환경 - AMBA 시스템 버스 프로토콜 지원 - 고용량 고속의 Xilinx FPGA지원 - 리얼타임 프로세싱 및 유얼 프로세싱, 신호처리 환경 제공 - Main Chip : Xilinx Virtex4 FPGA Device, DC4VLX80FF1128 - SDRAM : 128MBytes Synchronous DRAM(16M × 2 × 32 bit interface) - FLASH : 16MB × 3, 48MB(max. 96MB) - SRAM : 2MBytes Static RAM (512k×32bit interface)
			사용료 6,229원/ 일
수량	1EA		사용 문의 박혜란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr

NO	장비명		용도	LCD, PDP, EL 등의 디스플레이 - 휴대전화, 디지털카메라의 LCD 패널 / 램프, 형광관 백라이트 등의 광원 - 항공기 코크피트의 레이더류 디스플레이 / 야외 대형 비전의 디스플레이
	국문	영문		
4	광휘도분석기(CS200)	CHROMA METER		
			주요 규격 측정각 0.1°, 0.2°, 1° 최소측정경 $\Phi 0.5\text{mm}$ (표준), $\Phi 0.1\text{mm}$ (클로즈업렌즈 No. 107사용시) 최단측정거리 300mm (표준) 표시 L_{vxy} , $L_{vu'v'}$, $L_v T \Delta uv$, XYZ, 주파장 측정범위 0.01 ~ 200,000cd/m ² (측정각 1°) 0.01 ~ 5,000,000cd/m ² (측정각 0.2°) / 0.01 ~ 20,000,000cd/m ² (측정각 0.1°) 확도(측정각1°) 150 cd/m ² , (A광원), $L_v \pm 2\% \pm 1\text{digit}$, $xy \pm 0.002$ 0.01 ~ 0.5 cd/m ² , (A광원), $L_v \pm 0.02\text{cd/m}^2 \pm 1\text{digit}$, ----- 0.5 ~ 1cd/m ² , (A광원), $L_v \pm 0.02\text{cd/m}^2 \pm 1\text{digit}$, $xy \pm 0.007$ 1 ~ 10cd/m ² , (A광원), $L_v \pm 2\% \pm 1\text{digit}$, $xy \pm 0.004$ 10 ~ 200,000cd/m ² , (A광원), $L_v \pm 2\% \pm 1\text{digit}$, $xy \pm 0.003$ 150cd/m ² , (A광원), +색Filter(G.R.B 단색), $xy \pm 0.006$ 반복성(측정각1°) 0.01~1cd/m ² , (A광원), $L_v \pm 0.03\text{cd/m}^2 \pm 1\text{digit}$, -----, (2 σ), (SLOW) 1~2cd/m ² , (A광원), $L_v \pm 2\% \pm 1\text{digit}$, $xy \pm 0.008$, (2 σ), (SLOW) 2~4cd/m ² , (A광원), $L_v \pm 2\% \pm 1\text{digit}$, $xy \pm 0.004$, (2 σ), (SLOW) 4~8cd/m ² , (A광원), $L_v \pm 2\% \pm 1\text{digit}$, $xy \pm 0.002$, (2 σ), (SLOW) 8~200,000cd/m ² , (A광원), $L_v \pm 0.2\% \pm 1\text{digit}$, $xy \pm 0.001$, (2 σ), (SLOW) (superFAST, FAST의 반복성은 SLOW의 2배) (superSLOW의 반복성은 SLOW 1/2배) 측정시간 약 0.5초 / 회 (superFAST) 약 1초 / 회 (FAST) , 약 3초 / 회 (SLOW), 약 12초 / 회 (superSLOW) Interface USB1.1 전원 전용 AC Adapter, 단3형전지 4개 크기 95(W)×127(H)×330(D)mm 중량 약 1.8kg (전지별도)	
			사용료	31,417원/일
수량	1SET		사용문의	박혜란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr

NO	장비명		
	국문	영문	
5	시스랩 5000 (회로설계 검증)	SYS-Lab 5000	용도 - 임베디드 소프트웨어, 임베디드 시스템, 임베디드 응용 소프트웨어 교육 및 개발 - IP로직 및 SOC로직 설계 - 사용자가 교육 및 개발 환경에 따라 FPGA, 임베디드 소프트웨어, 임베디드 시스템 분야에 이르기까지 실험 실습가능 - Processor PXA272(32bit)와 FPGA Module을 연동해 임베디드 시스템 레벨의 실험 및 실습 지원 - Processor와 FPGA 사이에 100MHz로 동작 가능 - 지원가능한 Peripheral : Ethernet, USB 2.0 Host/Client, Audio, Camera, Color TFT LCD 등을 제공 - FPGA회로 설계용 소프트웨어인 Schematic, VHDL, Verilog-HDL을 모두 지원, FPGA 디바이스 용량 및 종류에 제한 없이 사용가능 - 풍부한 메모리지원, Embedded 하드웨어 및 소프트웨어 개발을 위한 Linux Kernel : 2.6.x 및 다양한 Device Driver
			주요 규격 ○FPGA PART - spartan 100aks 게이트급 XC3S1000-4FG456C지원 - Stepping Motor, DC Motor, Buzzer, TXT LCD, CIS camera, dot Martix LED, Audio Codec, Keypad, SDRAM, Video ADC/DAC, LED, 16 Dip Switch지원 ○FPGA PART - PXA272(32bit, RISC, 520MHz) / - FLASH(32Mbyte, NOR, 512Mbyte NAND) - SDRAM((32bit, 512Mbyte) / USB 1.1 host/Client - Ethernet(10/100Base-Tx) / - Serial Port 3EA - Audio(AC'97 Codec chip) / - USB OTG 2.0 Client / - IrDA/RTC - Color TFT LDC(7") / - DVI Out/Analog Video Out 1Port / - SD/MMC ○Software - FPGA Tool (ISE 8.2i정품, ModemSim XE Starter) - Embedded Linux(Kernel : 2.6.X, Device driver, X-Window:GTK-Plus기반 X-Window)
			사용료 2,698원/일
수량	7EA		사용 문의 박해란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr

NO	장비명		용도	Overview
	국문	영문		
6	FPGA 개발킷(1AGX60N)	Arria GX Development Kit		- One HSMC present LED / - Eight user LEDs / - Power good status LEDs - One configuration done LED / - One power LED
			주요 규격	○ 780-pin Altera Arria GX EP1AGX60 FPGA - 60K logic elements (LEs) / - Eight transceiver channels / - 395 user I/Os - 128 18 X 18 multiplier blocks / - Four phase locked loops (PLLs) ○ Transceiver interfaces - x4 PCI Express edge connector / - One HSMC with four transceivers ○ FPGA configuration circuitry - JTAG interface / - MAX® II CPLD and 16-bit page mode flash memory ○ Clocking circuitry - The Arria GX development board uses three clock oscillators on the transceivers and user logic to support all Arria GX device protocols: - 62.5 MHz / - 100.00 MHz / - 125.00 MHz - PCI Express clock input - SMA connector for external clock input and output ○ General user and configuration interfaces - LEDs: - Two LEDs indicating PCIe x1 or x4 mode - One transmit and one receive (TX/RX) LED for the PCIe transceiver interface - One transmit and one receive (TX/RX) LED for the HSMC transceiver interface ○ Push-buttons: - One user reset push-button / - One configuration push-button - Two general user push-buttons ○ DIP switches: - One user DIP switch / - One configuration DIP switch ○ Two slider switches for JTAG chain control ○ Power supply - PCI Express power input / - External IBM laptop compatible DC input - Power multiplexer that allows the load to be shared by both the external supply and by the PCIe slot. - Temperature sensing device and fan control circuit ○ Mechanical - PCI Express short form factor (four 3.76 "x 6.600")
			사용료	6,025원/ 일
수량	1SET		사용 문의	박혜란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr

NO	장비명		용도
	국문	영문	
7	FPGA 개발킷(1270N)	MAX II Development Kit	프로그램으로 H/W를 설계한 CPLD ALC FPGA의 개발을 위한 개발킷으로 초전력, 다수의 I/O포트, DSP, Peripheral, Display 등 다양한 플랫폼에 적용 가능하며, 이를 위해 VHDL개발 툴, 각 Device 개발 킷을 활용해 원하는 플랫폼으로 개발 가능
			MAX II Development Kit ○ RoHS-compliant MAX II development board, PCI edge form factor - MAX II CPLD, EPM1270F256C5N / - SRAM (128K x 8 bit) - 4-channel analog-to-digital converter (8-bit resolution) - USB media access control (MAC) with physical layer (PHY) - 16x2 character LCD module - Temperature gauge with serial peripheral interface (SPI) - Onboard power meter / - Active I/O sense circuitry - Four user-defined, push-button switches / - Four user-defined LEDs ○ Connectors - PCI edge form factor (3.3-V and 5.0-V tolerant) / - JTAG connectors - USB connector (Type B) - One 3.3-V tolerant expansion/prototype header (41 available user I/O pins) ○ Cables and accessories - USB Blaster™ download programming cable - Type A-B USB cable (3 feet) ○ Reference designs and demos for MAX II CPLDs (partial list): - USB reference design (with software drivers) - PCI 32-bit target reference design (with software drivers) - LCD controller reference design - Low power demo / - Real-time in-system programmability (ISP) demo ○ Quartus® II Web Edition design software ○ Complete documentation - Getting Started Guide, reference manual, bill of materials, schematic, and board assembly files
			사용료 2,007원/일
수량	1SET		사용 문의 박혜란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr

NO	장비명		용도
	국문	영문	
8	FPGA 개발킷(2C35N)	Nios II Development Kit	프로그램으로 H/W를 설계한 CPLD ALC FPGA의 개발을 위한 개발킷으로 초전력, 다수의 I/O포트, DSP, Peripheral, Display 등 다양한 플랫폼에 적용 가능하며, 이를 위해 VHDL개발 툴, 각 Device 개발 킷을 활용해 원하는 플랫폼으로 개발 가능
			주요규격 ○ Nios II family of embedded processors ○ Nios II development tools, including - Nios II integrated development environment (IDE) and debugger / - GNU tools - Nios II instruction set simulator (ISS) ○ MicroC/OS-II real-time operating system evaluation ○ Nios II C-to-Hardware (C2H) acceleration compiler evaluation ○ NicheStack TCP/IP Network Stack - Nios II Edition evaluation ○ Quartus® II design software, including the SOPC Builder system development tool - One-year license / - Windows platform only ○ Library of standard microprocessor peripherals ○ RoHS-compliant development board (shown in Figure 1), featuring MorethanIP - Cyclone II EP2C35F672 device / - MAX® EPM7128AE CPLD configuration control logic - 2-Mbyte synchronous SRAM - 16-Mbyte DDR SDRAM - 16-Mbyte flash memory / - EPCS64 serial configuration device (64 Mbits) - CompactFlash connector header for Type I CompactFlash cards (40 available user I/O pins) - 10/100 Ethernet physical layer/media access control (PHY/MAC) - Ethernet connector (RJ-45) / - One serial connector (RS-232 DB9 port) - Two expansion/prototype headers (2 x 41 available user I/O pins) - JTAG connectors for FPGA and CPLD / - Mictor trace/debug connector - On e set PMC headers (32 bit) / - Four user-defined push-button switches - Eight user-defined LEDs - Dual seven-segment LED display / - Power-on reset circuitry ○ 10/100/1000 PHY daughter board with Marvell 88E1111 Ethernet PHY device from MorethanIP ○ OpenCore Plus evaluation of the Altera® Triple-Speed Ethernet IP Core and supporting design example ○ Cables and accessories - USB-Blaster™ download cable - One serial cable (RS-232) - 9-V power supply - International power cords / - LCD module / - Ethernet (RJ-45) cable (7 ft.) - Ethernet crossover adapter
			사용료 6,025원/ 일
수량	1SET		사용문의 박혜란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr

NO	장비명		용도	프로그램으로 H/W를 설계한 CPLD ALC FPGA의 개발을 위한 개발킷으로 초전력, 다수의 I/O포트, DSP, Peripheral, Display 등 다양한 플랫폼에 적용 가능하며, 이를 위해 VHDL개발 툴, 각 Device 개발 킷을 활용해 원하는 플랫폼으로 개발 가능
	국문	영문		
9	FPGA개발킷(3C120N)	Cyclone III FPGA Development Kit		
			Development Kit Contents ○ Cyclone III development board (see Figure 1) - Cyclone III EP3C120F780 FPGA - Embedded USB-Blaster™ circuitry (includes an Altera MAX® II CPLD) allowing download of FPGA configuration files via the flash device or the host computer ○ Memory - 256 Mbytes of dual-channel DDR2 SDRAM with ECC - 8 Mbytes of synchronous SRAM / - 64 Mbytes of flash ○ Communication ports - 10/100/1000 Ethernet / - USB 2.0 ○ Power and analog devices from Linear Technology - Switching power supply LTM4601 - Switching and step-down regulators LT1931, LT3481, and LTC3418 - Analog to digital converter LTC1865 / - LDO regulators LT1963 and LT1761 ○ Clocking - 50-MHz and 125-MHz on-board oscillators / - SMA inputs/outputs - Inputs/outputs for the two HSMC connectors - Various buttons, switches, and indicators ○ Display - 128 x 64 graphics LCD / - 2-line x 16-character LCD ○ Connectors - Two HSMCs / - USB type B / -Debug tools - Three HSMC debug cards (two loop-back and a debug header) - Cables and power/analog / - 14-V to 20-V DC input - On-board power measurement circuitry / - 19.8 W per HSMC interface - Power cord with plug adapters (US, UK, EU) - Cyclone III FPGA Development Kit, CD-ROM (download all CD contents via FTP) - Design examples for the Cyclone III FPGA development board ○ Complete documentation (see Table 2) - User guide / - Reference manual / - Board schematic and layout - Bill of materials / - Product and partner information - Altera Complete Design Suite DVD / - Quartus® II design software - Subscription Edition (optional feature, available for purchase) - Web Edition (no charge, Windows only)	
			주요 규격	
			사용료	2,538원/일
수량	6EA		사용 문의	박혜란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr

NO	장비명		
	국문	영문	
10	DSP개발킷(2S60N)	DSP Development Kit, Stratix II Edition	용도 The DSP Development Kit, Stratix® II Edition is RoHS compliant and delivers a complete digital signal processing (DSP) development environment. The kit facilitates the entire design process from design conception through hardware implementation. The DSP Development Kit, Stratix II Edition includes the Stratix II DSP development board, DSP Builder development tool, Quartus® II development software, MATLAB/Simulink evaluation software, evaluation intellectual property (IP) cores, system reference designs and labs, as well as power supplies, cables, and documentation
			주요 규격 DSP development board, Stratix II edition ○ Analog I/O - Two-channel, 12-bit, 125-million samples per second (MSPS) analog-to-digital (A/D) - Two-channel, 14-bit, 165-MSPS digital-to-analog (D/A) - VGA digital-to-analog converter (DAC) / - Stereo audio coder/decoder (CODEC), 96 KHz ○ Digital I/O - Connector for the Texas Instruments (TI) Evaluation Module (TI-EVM) to enable peripheral expansion and FPGA coprocessing - Two 40-pin connectors for Analog Devices' A/D converter evaluation boards - Mictor connector for Agilent and Tektronix logic analyzers - RS 232 serial port - 10/100 Ethernet physical layer/media access control (PHY/MAC) and RJ-45 jack ○ Memory - 32Mbyte SDR SDRAM / - 16Mbyte flash / - 1Mbyte SRAM / - 16Mbyte compact flash ○ Power regulators - LTC1778EGN: wide operating range, no RSENSE step-down controller - LTC1326CS8: micropower precision triple supply monitor - LT1085CM: 7.5-A, 5-A, 3-A low dropout positive adjustable regulators ○ MATLAB/Simulink evaluation software ○ DSP Builder development tool ○ Quartus II Development Kit Edition (DKE) ○ Evaluation IP cores ○ System reference designs and labs ○ Cables and accessories - USB-Blaster™ download cable / - Serial cable (RS-232) - Power supply / - International power cords
			사용료 3,110원/일
수량	2EA		사용 문의 박혜란 연구원 T.070-7710-4907 / F.062-972-7201 / E-mail : phr@gist.ac.kr