

집적회로 및 시스템 연구실

Integrated Circuits and
Systems Laboratory



이민재

교수

minjae@gist.ac.kr

062-715-2205

<https://sites.google.com/view/icsl>

Education

- 2008 Ph.D. in Electronic Engineering, UCLA
- 2000 M.S. in Electronic Engineering, Seoul National Univ
- 1998 B.S. in Electronic Engineering, Seoul National Univ

Experience

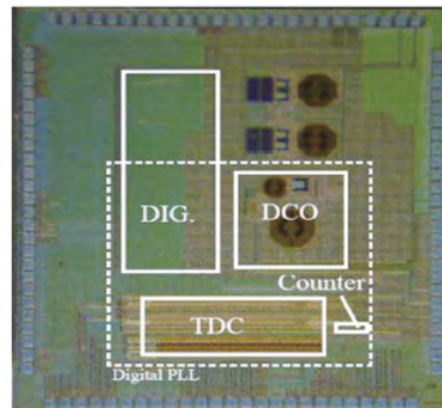
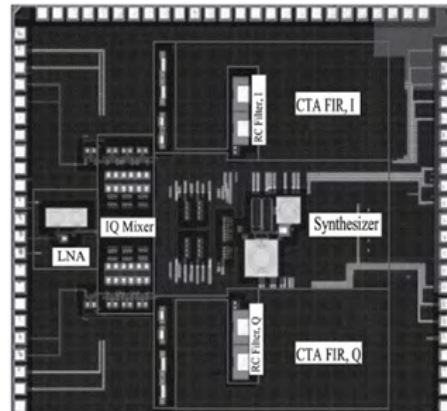
- 2022~ Professor, School of Electrical Engineering and Computer Science, GIST
- 2017~2022 Associate Professor, School of Electrical Engineering and Computer Science, GIST
- 2012~2017 Assistant Professor, School of Electrical Engineering and Computer Science, GIST

Fact Sheet

- 2007 Best Student Paper Award, Symposium on VLSI Circuit

연구실 소개

집적회로 및 시스템 연구실에서는 Digital 회로 방식으로 집적이 용이한 CMOS 소자를 이용하여, Analog 회로를 설계함과 동시에 이를 뒷받침하는 Digital Signal Processing 기능을 구현한다. 이러한 연구는, CMOS 미세 공정에 의한 집적회로 설계상의 문제점들을 해결함과 동시에 소자들의 Nonidealities 등을 극복하는 것을 목적으로한다. 집적회로 및 시스템 연구실에서는 축적된 연구 결과들을 활용하여 기존의 기술보다 더 나은 설계 기법을 개발하고, 나아가 이를 적용 및 응용 하여 다양한 분야의 회로를 설계하고 구현한다.



연구 성과

수행중인 주요 연구과제 (주요과제경력)

- 다중밴드 및 다중모드를 위한 재구성 가능한 CMOS RF 수신단 및 아날로그 변환기 연구(NRF)
- 테라-나노-반도체 융합 기술을 위한 협동 연구(GIST)
- Future Interconnect Technology (Samsung)
- 차량용 IoT를 위한 저잡음 주파수 합성기 연구 (Samsung)
- 초고속 고신뢰 지능형 IVN(In-Vehicle Network) 반도체 개발 (IITP)
- 다채널 라이다 송수신 SoC 연구 (NRF)

주요논문 (대표실적)

- "All-Digital Bandwidth Mismatch Calibration of TI-ADCs Based on Optimally Induced Minimization," IEEE Transactions on VLSI Systems, May. 2020.
- "A Foreground Calibration for M-Channel Time-Interleaved Analog-to-Digital Converters Based on Genetic Algorithm," IEEE TCAS-I, Apr. 2021.
- "A 3-3.7GHz Time-Difference Controlled Digital Fractional-N PLL with a High-Gain Time Amplifier for IoT Applications" IEEE Access, June 2022
- "An 8-bit 1.24 mW Sub-1ps DNL Sub-1V Supply Inverter-Based Phase Interpolator using a PVT-Tracking Adaptive-Bias Circuit" IEEE TCAS-II, February 2023.
- "Low-power programmable high-gain time difference amplifier with regeneration time control", Electron. Lett. July 2014.
- "Asymmetric monotonic switching scheme for energy-efficient SAR ADCs" IEICE Electronics Express. June 2014
- "A 9b 1.25 ps Resolution Coarse-Fine Time-to-Digital Converter in 90 nm CMOS that Amplifies a Time Residue" IEEE J. Solid-State Circuits, April 2008.
- "Modeling Random Clock Jitter Effect of High-Speed Current-Steering NRZ and RZ DAC", IEEE TCAS-I, September 2018.
- "Fractional spur reduction technique using 45° phase dithering in phase interpolator based all-digital phase-locked loop," Electron. Lett. November 2016.
- "Low Flicker Noise, Odd-Phase Master LO Active Mixer Using a Low Switching Frequency Scheme," IEEE J. Solid-State Circuits, October 2015.

주요특허

- 저전력 시간 증폭기 및 그의 동작 방법 (KR, US)
- 축차근사형 아날로그 디지털 변환장치 및 방법 (KR)
- 연속 근사 레지스터 아날로그 디지털 변환기 및 그것의 동작 (KR)
- 저항 기반 온 칩 온도센서 (KR, US)
- 믹서 및 믹싱방법 (KR, US)
- 디지털 아날로그 컨버터, 디지털 아날로그 컨버터의 유닛, 및 디지털 아날로그 컨버터의 사용방법 (KR)
- Low power time amplifier and operating method thereof (US)
- Digital to analog converter, unit for the same, and method for using the same. (US)

융합연구 및 비전

융합연구가능 분야 목록 반영

RF, Data
Converter, PLL, L
ink etc

글로벌인재양성

무선통신, 센서,
바이오, 의료 etc

협력

Electronic Device

인류복지향상